

ĐỀ XUẤT MỘT PHƯƠNG PHÁP ĐIỀU CHẾ VECTOR KHÔNG GIAN CẢI TIẾN CHO BỘ HIỆU CHỈNH CÔNG SUẤT NGHỊCH LƯU HÌNH T

A MODIFIED SPACE VECTOR MODULATION METHOD IS PROPOSED FOR T-TYPE INVERTER POWER FACTOR CORRECTION

Dương Anh Tuấn^{1,*}, Ngô Mạnh Tùng¹,
Nguyễn Mạnh Tuấn¹, Lê Long Vũ¹

DOI: <http://doi.org/10.57001/huivh5804.2025.004>

TÓM TẮT

Hiện nay, trong hệ thống sạc Onboard Charger của xe điện, bộ hiệu chỉnh công suất (Power Factor Correction - PFC) là các bộ nghịch lưu đa mức (Multi-Levels Inverters - MLIs) và được điều chế chủ yếu bằng phương pháp điều chế độ rộng xung sin (Sinusoidal Pulse Width Modulation - SPWM), trong đó điều chế độ rộng xung vector không gian (Space Vector Pulse Width Modulation - SVPWM) là phương pháp ưu việt. Tuy nhiên, khi số mức tăng lên, việc triển khai SVPWM cho nghịch lưu đa mức gặp nhiều khó khăn. Bài báo này sẽ giới thiệu một phương pháp SVPWM cải tiến, đó là phương pháp điều chế hai nhánh van nhằm nâng cao chất lượng điện áp đầu ra cho bộ PFC, đồng thời so sánh phương pháp cải tiến này với phương pháp điều chế SPWM. Kết quả mô phỏng sẽ chứng minh những ưu thế của phương pháp được đề xuất.

Từ khóa: Điều chế độ rộng xung vector không gian, điều chế độ rộng xung sin, nghịch lưu hình T.

ABSTRACT

Currently, in the Onboard Charger system of electric vehicles, PFCs are multi-level inverters (MLIs) and are mainly modulated by the sinusoidal pulse width modulation (SPWM) method, in which space vector pulse width modulation (SVPWM) is the superior method. However, when the number of levels increases, the implementation of SVPWM for multi-level inverters encounters many difficulties. This paper will introduce a modified SVPWM method, which is a two-branch modulation technique to improve the quality of output voltage for PFCs, and compare this modified method with the SPWM modulation method. Simulation results will demonstrate the advantages of the proposed method.

Keywords: Space Vector Pulse Width Modulation, sinusoidal pulse width modulation, T-type inverter.

¹Trường Đại học Công nghiệp Hà Nội

*Email: duonganhtuan@hauivn.edu.vn

Ngày nhận bài: 10/9/2024

Ngày nhận bài sửa sau phản biện: 04/11/2024

Ngày chấp nhận đăng: 26/01/2025

1. GIỚI THIỆU

Bộ PFC được sử dụng để nâng cao hệ số công suất và điều chỉnh dạng sóng điện áp, dòng điện trong bộ sạc và thường là các bộ nghịch lưu đa mức. Một số nghịch lưu đa mức đã được giới thiệu như: nghịch lưu cầu H xếp tầng (Cascaded Multilevel Inverters - CHB) [1-3], kẹp điểm trung tính (Neutral-Point-Clamped Inverters - NPC) [4] và tụ bay (Flying Capacitor Converter - FC) [5, 6]. Nghịch lưu cầu H xếp tầng phù hợp với hệ thống quang điện. Mặc dù vậy, yêu cầu số lượng lớn nguồn DC là hạn chế của nghịch lưu loại này. Đối với nghịch lưu kẹp điểm trung tính và tụ bay, mặc dù chỉ sử dụng một nguồn DC nhưng có số lượng van bán dẫn và tổn thất dẫn điện lớn [7]. Vì vậy, nghịch lưu hình T được giới thiệu với nhiều ưu điểm như: chỉ cần một nguồn DC, sử dụng ít van bán dẫn, có tổn thất dẫn điện thấp, tổng độ méo sóng hài (Total Harmonic Distortion - THD) thấp [8-10]. Vấn đề đặt ra cho nghịch lưu hình T là cân bằng điện áp trên hai tụ điện liên kết với nguồn DC đầu vào, nếu không cân bằng sẽ gây ra sự quá điện áp trên các van và làm THD của điện áp đầu ra cao.

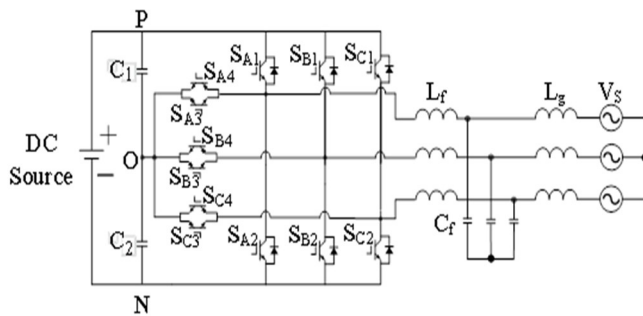
SPWM (PWM - điều chế độ rộng xung) và SVPWM (SVM - điều chế vector không gian) thường được sử dụng để điều khiển

ngịch đa mức, với SVM là phương pháp có tính ưu việt hơn. Khi cùng một hệ số điều chế, SVM cho điện áp đầu ra có THD thấp hơn so với SPWM. Việc sử dụng liên kết với nguồn DC đầu vào của SVM cũng tốt hơn SPWM. SVM cũng tỏ ra linh hoạt khi sử dụng các trạng thái chuyển mạch để giảm tần số chuyển mạch và sóng hài [11-18]. Tuy nhiên, SVM thông thường sử dụng các hàm toán học phức tạp để xác định vị trí của vector điện áp tham chiếu và tính toán thời gian chuyển mạch. Với nghịch lưu có mức cao, việc thực hiện SVM thực sự khó khăn vì lượng lớn trạng thái chuyển mạch dự phòng và tam giác phụ [17]. Trong bài báo này, một phương pháp SVM cải tiến được áp dụng cho nghịch lưu hình T ba pha ba mức [19, 20]. Phương pháp điều chế cải tiến này có trình tự chuyển mạch được so sánh trực tiếp với xung tam giác tần số 5kHz, giống như SVM hai mức.

2. BỘ NGHỊCH LƯU HÌNH T BA PHA BA MỨC

Cấu trúc của bộ nghịch lưu hình T ba pha ba mức được giới thiệu trong hình 1. Điện áp đầu vào được chia thành hai điện áp thành phần $V_{DC}/2$ bởi hai tụ điện. Các van Sx1, Sx2 phải chặn toàn bộ điện áp nguồn DC; trong khi các van Sx3, Sx4 chỉ phải chặn một nửa.

Bằng cách đóng, cắt các van bán dẫn đúng cách sẽ tạo ra ba mức điện áp pha đầu ra: $V_{DC}/2$ (P); 0 (O); $-V_{DC}/2$ (N). Các mức điện áp P; O; N thu được ở đầu ra bằng cách đóng, cắt đồng thời hai van bán dẫn. Bảng 1 mô tả các van bán dẫn được sử dụng để có được điện áp đầu ra pha A mong muốn.



Hình 1. Nghịch lưu hình T ba pha ba mức

Bảng 1. Trạng thái đóng cắt cho pha A

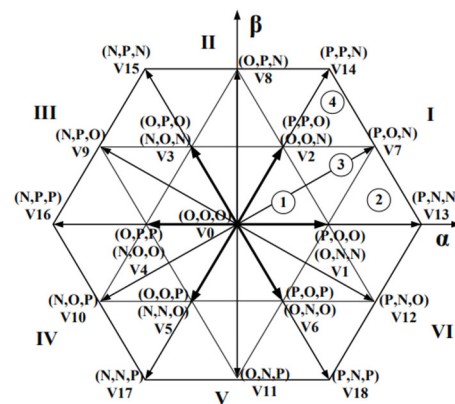
Trạng thái	V_{out}	S_{A1}	S_{A2}	S_{A3}	S_{A4}
P	$\frac{V_{DC}}{2}$	ON	OFF	ON	OFF
O	0	OFF	OFF	ON	ON
N	$-\frac{V_{DC}}{2}$	OFF	ON	OFF	ON

3. PHƯƠNG PHÁP ĐIỀU CHẾ HAI NHÁNH VAN

Trong nghịch lưu ba pha ba mức có 27 trạng thái chuyển mạch, tạo ra 19 vector điện áp (hình 2) bao gồm: vector không (ZV); vector nhỏ (SV) (loại P và loại N); vector trung bình (MV), vector lớn (LV) như ở bảng 2.

Bảng 2. Các trạng thái của nghịch lưu hình T

Vector			Trạng thái
ZV	V0		[000], [PPP], [NNN]
SV	V1-V6	P-type	[POO], [PPO], [OPO], [OPP], [OOP], [POP]
		N-type	[ONN], [OON], [NON], [NOO], [NNO], [ONO]
MV	V7-V12		[PON], [OPN], [NPO], [NOP], [ONP], [PNO]
LV	V13-V18		[PNN], [PPN], [NPN], [NPP], [NNP], [PNP]



Hình 2. Sơ đồ vector không gian nghịch lưu hình T ba pha ba mức

Như trong hình 2, sơ đồ vector không gian được chia thành sáu sector (I đến VI) và mỗi sector gồm 4 tam giác ($\Delta 1$ đến $\Delta 4$) cùng các trạng thái chuyển mạch tương ứng.

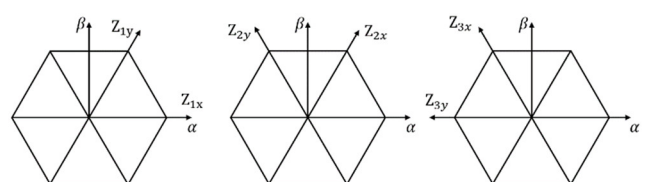
3.1. Chuyển đổi hệ tọa độ ABC sang $\alpha\beta$

$$\text{Điện áp ba pha: } \begin{cases} v_A = V_m \sin \omega t \\ v_B = V_m \sin(\omega t - 2\pi/3) \\ v_C = V_m \sin(\omega t + 2\pi/3) \end{cases}$$

$$\text{Sử dụng phép biến đổi Clark: } \begin{cases} v_\alpha = v_A \\ v_\beta = \frac{1}{\sqrt{3}}(v_B - v_C) \end{cases}$$

$$\text{Vector điện áp đầu ra: } V_{ref} = v_\alpha + jv_\beta$$

3.2. Chuyển đổi hệ tọa độ $\alpha\beta$ sang 60°



Hình 3. Chuyển đổi từ hệ tọa độ $\alpha\beta$ sang hệ tọa độ 60°

Như hình 3, không gian vector được tạo thành từ ba hệ tọa độ (Z_{1x}, Z_{1y}); (Z_{2x}, Z_{2y}); (Z_{3x}, Z_{3y}) với:

$$\begin{cases} Z_{1x} = v_\alpha - (v_\beta / \sqrt{3}) \\ Z_{1y} = 2v_\beta / \sqrt{3} \end{cases} \quad \begin{cases} Z_{2x} = v_\alpha + (v_\beta / \sqrt{3}) \\ Z_{2y} = -v_\alpha + (v_\beta / \sqrt{3}) \end{cases}$$

$$\begin{cases} Z_{3x} = 2v_\beta / \sqrt{3} \\ Z_{3y} = -v_\alpha - (v_\beta / \sqrt{3}) \end{cases}$$

3.3. Xác định vị trí sector

Ta có thể xác định vị trí sector theo bảng 3.

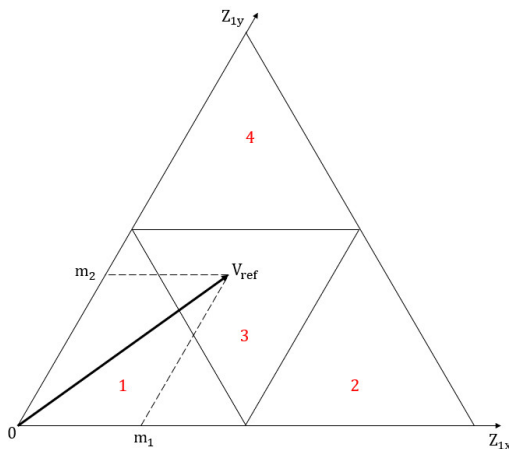
Bảng 3. Bảng xác định vị trí sector

$Z_{1x}, Z_{1y} > 0$		$Z_{1x}, Z_{1y} < 0$			
$Z_{1x} > 0$	$Z_{1x} < 0$	$Z_{2x}, Z_{2y} > 0$		$Z_{2x}, Z_{2y} < 0$	
		$Z_{2x} > 0$	$Z_{2x} < 0$	$Z_{3x} > 0$	$Z_{3x} < 0$
I	IV	II	V	III	VI

3.4. Xác định vị trí tam giác

Để xác định vị trí tam giác trong sector, trước hết ta xác định hai hệ số m_1 và m_2 là tỷ lệ hình chiếu của vector điện áp ra lên hai vector xác định sector:

$$m_1 = \frac{Z_{ix}}{V_j}; m_2 = \frac{Z_{iy}}{V_j} \text{ (với } i = 1 \div 3; V_j = \frac{1}{3} V_{dc} \text{)}$$



Hình 4. Xác định vị trí tam giác trong sector I

Trong sector I, vị trí $\vec{V}_{ref}$ được xác định:

+ Nếu $m_1 < 1$; $m_2 < 1$; $m_1 + m_2 < 1$ thì $\vec{V}_{ref}$ nằm trong tam giác 1

+ Nếu $1 \leq m_1 \leq 2$; $1 \leq m_1 + m_2 \leq 2$ thì $\vec{V}_{ref}$ nằm trong tam giác 2

+ Nếu $m_1 \leq 1$; $m_2 \leq 1$; $m_1 + m_2 \geq 1$ thì $\vec{V}_{ref}$ nằm trong tam giác 3

+ Nếu $1 \leq m_2 \leq 2$; $1 \leq m_1 + m_2 \leq 2$ thì $\vec{V}_{ref}$ nằm trong tam giác 4

3.5. Tính toán thời gian chuyển mạch

$\vec{V}_{ref}$ được tổng hợp từ ba vector gần nhất (Nearest Vector Modulation - NVM). Ví dụ $\vec{V}_{ref}$ nằm trong tam giác 3 của sector I (hình 5); $\vec{V}_2, \vec{V}_1, \vec{V}_7$ là ba vector gần $\vec{V}_{ref}$ nhất.

$$\begin{cases} T_5 \cdot \vec{V}_{ref} = T_1 \cdot \vec{V}_2 + T_2 \cdot \vec{V}_1 + T_3 \cdot \vec{V}_7 \\ T_5 = T_1 + T_2 + T_3 \end{cases}$$

$$\rightarrow \vec{V}_{ref} = \frac{T_1}{T_1} \vec{V}_2 + \frac{T_2}{T_1} \vec{V}_1 + \frac{T_3}{T_1} \vec{V}_7$$

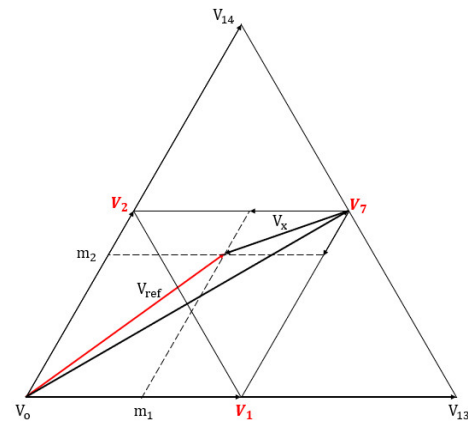
$$\rightarrow \vec{V}_{ref} = d_1 \vec{V}_2 + d_2 \vec{V}_1 + d_3 \vec{V}_7$$

(Với d_1, d_2, d_3 lần lượt là thời gian chuyển mạch của vector tương ứng)

$$\vec{V}_{ref} = \vec{V}_7 + \vec{V}_x$$

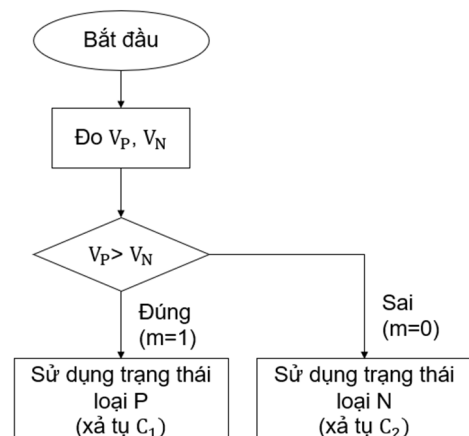
$$\rightarrow \vec{V}_{ref} = \vec{V}_7 + (1 - m_1)(\vec{V}_2 - \vec{V}_7) + (1 - m_2)(\vec{V}_1 - \vec{V}_7)$$

$$\rightarrow \vec{V}_{ref} = (1 - m_1)\vec{V}_2 + (1 - m_2)\vec{V}_1 + (m_1 + m_2 - 1)\vec{V}_7$$



Hình 5. Thời gian chuyển mạch cho $\vec{V}_2, \vec{V}_1, \vec{V}_7$

3.6. Cân bằng điện áp trên hai tụ đầu vào



Hình 6. Thuật toán cân bằng điện áp trên hai tụ đầu vào

Ta có thể sử dụng các trạng thái chuyển mạch dự phòng trong điều chế vector không gian để cân bằng

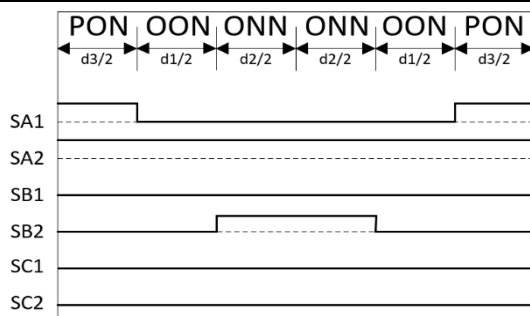
điện áp trên hai tụ. Chỉ các trạng thái chuyển mạch của vector nhỏ gây ảnh hưởng đến điện áp trên hai tụ. Trạng thái loại P phóng điện tụ C_1 , còn trạng thái loại N phóng điện tụ C_2 .

3.7. Trình tự chuyển mạch hai nhánh van và thời gian chuyển mạch các vector

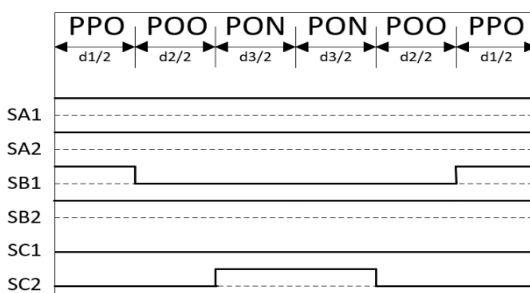
Là trình tự trong mỗi chu kỳ điều chế chỉ có duy nhất hai van phải chuyển trạng thái. Ưu điểm của trình tự này là giúp thuật toán cân bằng hai tụ trên DC tốt hơn mặc dù làm tăng THD. Trình tự này sử dụng một trong hai trạng thái của vector nhỏ theo nguyên tắc như ở bảng 4.

Bảng 4. Các trạng thái chuyển mạch của tam giác 3, sector I theo phương pháp điều chế hai nhánh van

m	Trạng thái chuyển mạch
m = 1	[PPO] [POO] [PON] [PON] [POO] [PPO]
m = 0	[PON] [OON] [ONN] [ONN] [OON] [PON]



Hình 7. Tam giác 3, sector I, m = 0



Hình 8. Tam giác 3, sector I, m = 1

Từ hình 7 và 8, ta có bảng hệ số điều chế cấp cho các van như ở bảng 5.

Bảng 5. Hệ số điều chế cấp cho các van, tam giác 3, sector I

m	Thời gian chuyển mạch	
m = 1	$d_{SA1} = 1$	$d_{SA2} = 1$
	$d_{SB1} = d_1$	$d_{SB2} = 1$
	$d_{SC1} = 0$	$d_{SC2} = d_1 + d_2$
m = 0	$d_{SA1} = d_3$	$d_{SA2} = 1$
	$d_{SB1} = 0$	$d_{SB2} = d_1 + d_3$
	$d_{SC1} = 0$	$d_{SC2} = 0$

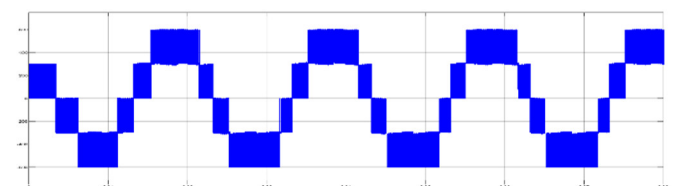
4. KẾT QUẢ MÔ PHỎNG

Các thông số và điều kiện mô phỏng áp dụng cho các phương pháp điều chế được đề xuất để so sánh. Kết quả cụ thể của điện áp đầu ra, điện áp trên hai tụ DC và THD sẽ được trình bày. Các thông số mô phỏng được liệt kê trong bảng 6.

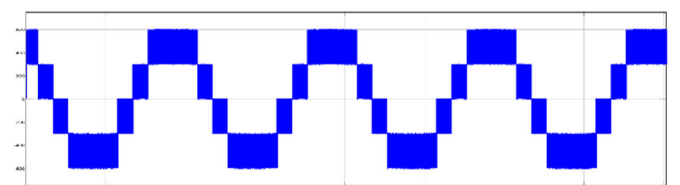
Bảng 6. Các thông số mô phỏng

Đại lượng	Giá trị	Mô tả
V_{DC}	700V	Điện áp nguồn
C	940 μ F	Tụ điện trên DC
L_f	1mH	Cuộn cảm lọc
C_f	20 μ F	Cuộn kháng lọc
R_{load}	9,68 Ω	Điện trở tải
f_s	5kHz	Tần số chuyển mạch
T_s	0,2ms	Thời gian lấy mẫu

Hình 9 và 10 cho thấy, điện áp dây và điện áp pha đầu ra hai phương pháp điều chế. Cả hai điện áp dây đều ở năm mức chứng minh rằng thuật toán điều khiển hoạt động đúng.

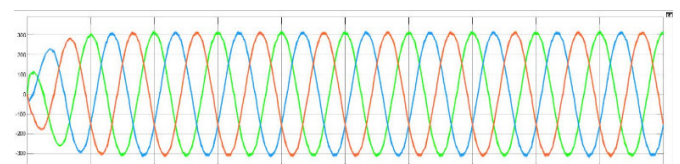


a)

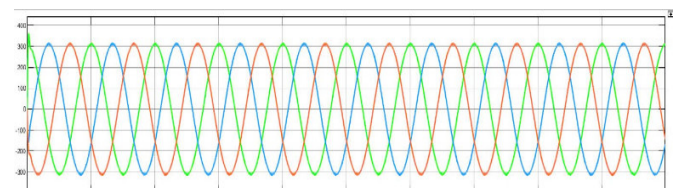


b)

Hình 9. Điện áp dây đầu ra: a) PWM; b) SVM hai nhánh van

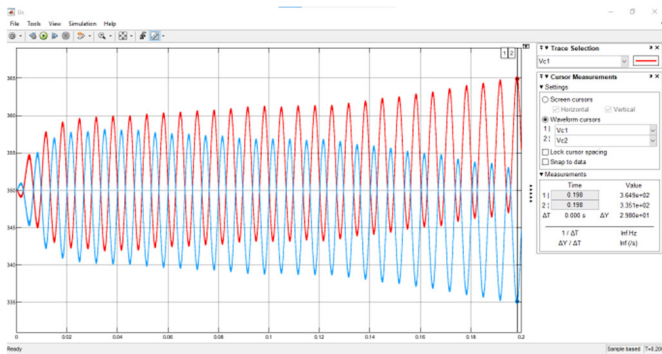


a)

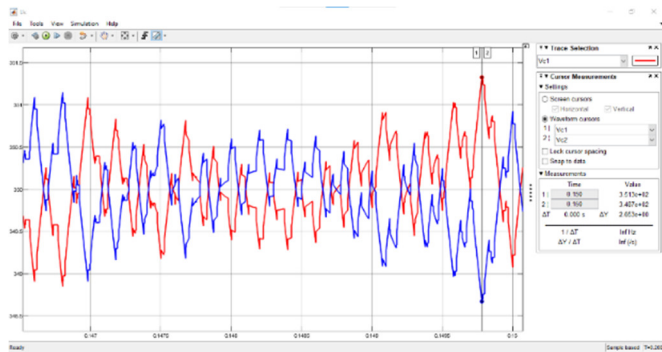


b)

Hình 10. Điện áp pha đầu ra: a) PWM; b) SVM hai nhánh van

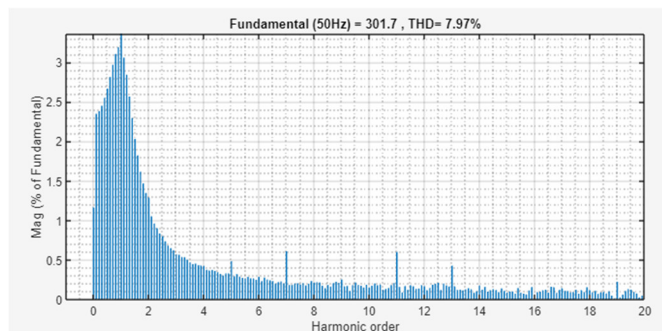


a)

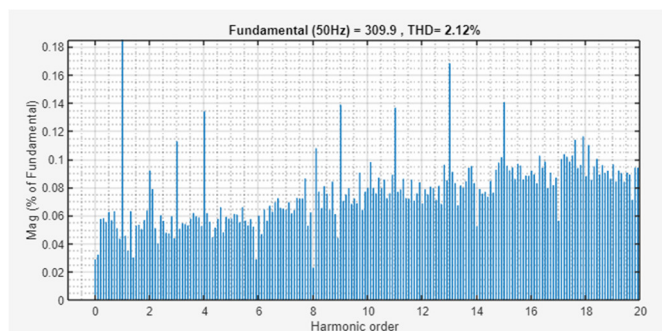


b)

Hình 11. Điện áp trên hai tụ DC: a) PWM; b) SVM hai nhánh van



a)



b)

Hình 12. THD điện áp đầu ra: a) PWM; b) SVM hai nhánh van

Hình 11 cho thấy, điện áp trên hai tụ DC của các phương pháp điều chế. Bằng cách sử dụng hai trạng thái loại P hoặc loại N trong trường hợp $m = 1$ hoặc $m = 0$ tương ứng cho phép phương pháp SVM hai nhánh van

thực hiện cân bằng điện áp trên hai tụ DC tốt hơn (chênh lệch max khoảng 2,653V). Còn phương pháp PWM bộc lộ rõ nhược điểm của mình là khó khăn trong việc cân bằng điện áp trên hai tụ DC.

Hình 12 cho thấy, THD của điện áp pha đầu ra của các phương pháp điều chế. Chất lượng điện áp đầu ra của phương pháp SVM hai nhánh van là tốt hơn (2,12%).

5. KẾT LUẬN

Bài báo đã trình bày phương pháp điều chế cải tiến SVM hai nhánh van cho bộ PFC hình T. Việc so sánh giữa phương pháp SVM hai nhánh van với phương pháp điều chế SPWM đã được đưa ra để làm rõ ưu điểm của phương pháp SVM nói chung và phương pháp SVM hai nhánh van nói riêng. Việc mô phỏng trên phần mềm Matlab Simulink giúp khẳng định tính đúng đắn của lý thuyết đề ra. Tuy nhiên phương pháp SVM hai nhánh van vẫn tồn tại hạn chế là không làm giảm được số mức CMV (Common-mode Voltage). Vì vậy hướng nghiên cứu tiếp theo của nhóm là nghiên cứu kỹ thuật điều chế làm giảm được số mức CMV nhằm nâng cao chất lượng điện áp đầu ra hơn nữa.

TÀI LIỆU THAM KHẢO

- [1]. M. Malinowski, K. Gopakumar, J. Rodriguez, M. A. Pé. Andrez, "A Survey on Cascaded Multilevel Inverters," *IEEE Trans. Ind. Electron.*, 57, 2197-2206, 2010.
- [2]. G. Schettino, V. Castiglia, P. Livreri, R. Miceli, F. Viola, R. Rizzo, "Novel Computational Method for Harmonic Mitigation for Three-phase Five-level Cascaded H-Bridge Inverter", in *2018 International Conference on Smart Grid (icSmartGrid)*, Nagasaki, Japan, 299-306, 4-6 Dec. 2018.
- [3]. M. Keddar, M. L. Doumbia, M. D. Krachai, K. Belmokhtar, A.H Midoun, "Interconnection Performance Analysis of Single Phase Neural Network Based NPC and CHB Multilevel Inverters for Grid-Connected PV Systems", *International Journal of Renewable Energy Research*, 9, 3, 2019.
- [4]. J. Rodriguez, S. Bernet, P. K. Steimer, I. E. Lizama "A Survey on Neutral-Point-Clamped Inverters," *IEEE Transactions on Industrial Electronics*, 57, 7, 2219-2230, 2010.
- [5]. Jun-ichi Itoh, Ryoichi Ishibashi, Keisuke Kusaka, "Control Method of Flying Capacitor Converter Operated in Discontinuous Current Mode for High Voltage Photovoltaic Cell," in *2018 International Conference on Smart Grid (icSmartGrid)*, Nagasaki, Japan, 214-219, 4-6 Dec. 2018.
- [6]. J. Huang, K. A. Corzine, "Extended operation of flying capacitor multilevel inverters," *IEEE Trans. on Power Electronics*, 21, 1, 140-147, 2006.
- [7]. S. Majumdar, R. Raushan, B. Mahato, K. C. Jana, P. Thakura, S. K. Singh, "Comparative Study of Space Vector Pulse Width Modulation based T-

Type Three level Inverter" *International Journal of Engineering Research & Technology (IJERT)*, 4, 2, 1-5, 2016.

[8]. M. Schweizer, I. Lizama, T. Friedli, J. W. Kolar, "Comparison of the chip area usage of 2-level and 3-level voltage source converter topologies," in *IECON 2010 - 36th Annual Conference on IEEE Industrial Electronics Society*, 391-396, 2010.

[9]. Hyunjin Shin, Kwanghee Lee, Jaeho Choi, Seokchan Seo, Jinguook Lee, "Power loss comparison with different PWM methods for 3L-NPC inverter and 3L-T type inverter", in *2014 International Power Electronics and Application Conference and Exposition*, 1322-1327, 2014.

[10]. D. A. Tuan, P. Vu, N. V. Lien, "Design and Control of a Three-Phase T-Type Inverter using Reverse-Blocking IGBTs," *Eng. Technol. Appl. Sci. Res.*, 11, 1, 6614-6619, 2021.

[11]. V. Fernão Pires, D. Foito, T. G. Amaral, "Fault Detection and Diagnosis in a PV Grid-Connected T-Type Three Level Inverter," in *2015 International Conference on Renewable Energy Research and Applications (ICRERA)*, Palermo Italy, 933-937, 22-25 Nov. 2015.

[12]. A. Bellini, S. Bifaretti, "Comparison between Sinusoidal PWM and Space Vector Modulation Techniques for NPC Inverters," *IEEE Russia Power Tech*, 1-7, 2005.

[13]. K. C. Jana, S. K. Chowdhury, S. K. Biswas, "Performance evaluation of a simple and general space vector pulse-width modulation-based M-level inverter including over-modulation operation," *IET Power Electron.*, 6, 4, 809-817, 2013.

[14]. K. C. Jana, S. K. Biswas, "Generalised switching scheme for a space vector pulse-width modulation-based N-level inverter with reduced switching frequency and harmonics," *IET Power Electron.*, 1-9, 2015.

[15]. S. Vasudevamurthy, Swetha, "Simulation And Comparison Of Space Vector Pulse Width Modulation For Three Phase Voltage Source Inverter," *Int. J. Eng. Res. Technol.*, 2, 5, 1691-1698, 2013.

[16]. Sajitha M., Ramchand R., "Space Vector PWM Scheme for Three Phase Three Level T-type NPC Inverter," in *2019 2nd International Conference on Intelligent Computing, Instrumentation and Control Technologies (ICICT)*, Kannur India, 523-528, 5-6 July 2019.

[17]. Qin C., Zhang C., Chen A., Xing X., Zhang G., "A Space Vector Modulation Scheme of Quasi-Z-Source Three Level T-Type Inverter for Common-Mode Voltage Reduction," *IEEE Trans. Ind. Electron.*, 65, 10, 8340-8350, 2018.

[18]. Nguyen Phung Quang, Jörg-Andreas Ditttrich, *Vector Control of Three-Phase AC Machines - System Development in the Practice*, 1st ed., Springer, 49-51, 2008.

[19]. Li X., Dusmez S., Akin B., Rajashekara K., "A New SVPWM for Phase Currents Reconstruction of Three Phase Three-Level T-type Converters," in *2015 IEEE Applied Power Electronics Conference and Exposition (APEC)*, Charlotte NC USA, 1582-1588, 15-19 March 2015.

[20]. Phuong Vu, Trang Van Nguyen, Manh Dinh Nguyen, Cuong Ngoc Tran, Anh Tuan Do, "Modified Space Vector Modulation Technique for Three Phase Three Level T-type Inverter," *International Journal of Renewable Energy Research*, 11, 3, 2021. doi: 10.20508/ijrer.v11i3.12058.g8256.

AUTHORS INFORMATION

Duong Anh Tuan, Ngo Manh Tung, Nguyen Manh Tuan, Le Long Vu

Hanoi University of Industry, Vietnam